

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

PAT-NO: JP408088794A
DOCUMENT-IDENTIFIER: JP 08088794 A
TITLE: FLICKERLESS CCD CAMERA
PUBN-DATE: April 2, 1996

INVENTOR-INFORMATION:
NAME
KOMURO, SETSU

ASSIGNEE-INFORMATION:
NAME FUJITSU GENERAL LTD
COUNTRY N/A

APPL-NO: JP06225254
APPL-DATE: September 20, 1994

INT-CL (IPC): H04N005/235

ABSTRACT:

PURPOSE: To cancel a flicker component by calculating a flicker frequency from a power supply frequency of a lighting fluorescent light and an electronic shutter pulse frequency and controlling a voltage controlled amplifier based upon the result of the calculation.

CONSTITUTION: A voltage controlled amplifier 3 whose gain is controlled by a voltage signal amplifies a video signal from a CCD element 1 via a video signal processing section 2 to provide an output of a video output S5. A shutter pulse generating section 7 generates an electronic shutter pulse S1 whose frequency changes based on the comparison between a video level from a detection section 4 and a reference voltage from a reference voltage section 5

to control the CCD element 1 thereby making the video level constant.
A 1st
arithmetic section 8 calculates a flicker frequency based on the
frequency of
the electronic shutter pulse S1 and a power supply frequency S2 of
the lighting
fluorescent light and gives the frequency to a control section 10. A
2nd
arithmetic section 9 generates an inverted signal S3 inverse to the
flicker
component based upon the result of the calculation, and controls the
voltage
controlled amplifier 3 via a D/A converter section 11.

COPYRIGHT: (C)1996,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-88794

(49) 公開日 平成8年(1996)4月2日

(51) Int.Cl.⁶

識別記号

片内整理番号

F I

技術表示箇所

H 0 4 N 5/235

審査請求 未請求 請求項の数 4 O L (全 4 頁)

(21) 出願番号 特願平6-225254

(22) 出願日 平成6年(1994)9月20日

(71) 出願人 000006611

株式会社富士通ゼネラル

神奈川県川崎市高津区末長1116番地

(72) 発明者 小室 節

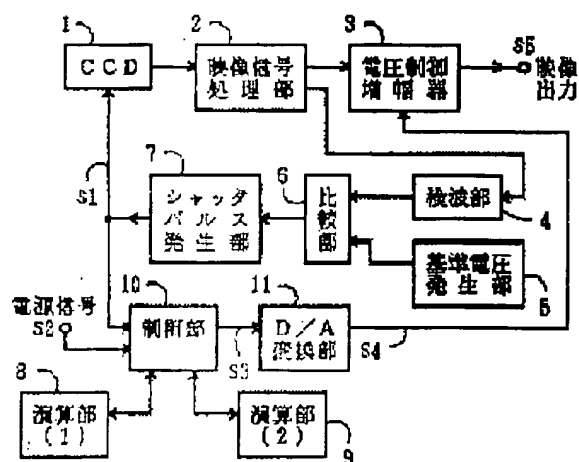
川崎市高津区末長1116番地 株式会社富士通ゼネラル内

(54) 【発明の名称】 フリッカレスCCDカメラ装置

(57) 【要約】

【目的】 電子アイリス機能を有するCCDカメラにおいて、同カメラを蛍光灯等の間欠照明の下で使用した場合に発生するフリッカを除去する。

【構成】 CCD素子1よりの映像信号を増幅する電圧制御型増幅器3と、電子シャック用パルスS1の周波数と蛍光灯用電源の周波数(S2)とから、フリッカ周波数を演算する第1の演算部8と、前記第1の演算部により演算したフリッカ周波数のフリッカ成分と位相的に逆相となる逆相データ信号のレベルを演算する第2の演算部9と、第1の演算部と第2の演算部とで演算したデジタルの逆相データ信号をアナログの逆相信号に変換し、前記電圧制御型増幅器3に送出するD/A変換部11と、前記第1の演算部、第2の演算部及びD/A変換部を制御する制御部10とを備え、前記D/A変換部を介した逆相信号で電圧制御型増幅器3を制御することにより前記映像信号に含まれるフリッカ成分をキャンセルする。



1

【特許請求の範囲】

【請求項1】 電子シャッタスピードを可変することにより映像信号出力レベルを一定にする電子アイリス機能を有するCCDカメラ装置において、CCD素子よりの映像信号を増幅する電圧制御型増幅器と、電子シャック用パルスの周波数と蛍光灯用電源の周波数とから、フリッカ周波数を演算する第1の演算部と、前記第1の演算部により演算したフリッカ周波数のフリッカ成分と位相的に逆相となる逆相データ信号のレベルを演算する第2の演算部と、前記第1の演算部と第2の演算部とで演算したデジタルの逆相データ信号をアナログの逆相信号に変換し、前記電圧制御型増幅器に送出するD/A変換部と、前記第1の演算部、第2の演算部及びD/A変換部を制御する制御部とを備え、前記D/A変換部を介した逆相信号で電圧制御型増幅器を制御することにより前記映像信号に含まれるフリッカ成分をキャンセルするようにしたことを特徴とするフリッカレスCCDカメラ装置。

【請求項2】 電子シャッタスピードを可変することにより映像信号出力レベルを一定にする電子アイリス機能を有するCCDカメラ装置において、CCD素子よりの映像信号を増幅する電圧制御型増幅器と、電子シャック用パルスの周波数と蛍光灯用電源の周波数とから、フリッカ周波数を演算する第1の演算部と、前記第1の演算部により演算したフリッカ周波数のフリッカ成分と位相的に同相となる同相データ信号のレベルを演算する第2の演算部と、前記第1の演算部と第2の演算部とで演算したデジタルの同相データ信号をアナログの同相信号に変換するD/A変換部と、前記D/A変換部よりの同相信号を逆相信号に位相反転し、前記電圧制御型増幅器に送出する位相反転回路と、前記第1の演算部、第2の演算部及びD/A変換部を制御する制御部とを備え、前記位相反転回路を介した逆相信号で電圧制御型増幅器を制御することにより前記映像信号に含まれるフリッカ成分をキャンセルするようにしたことを特徴とするフリッカレスCCDカメラ装置。

【請求項3】 前記第1の演算部における演算の対象としての照明装置を、蛍光灯に限らず、同蛍光灯に類する他の間欠照明にも適用するようにしたことを特徴とする請求項1又は請求項2記載のフリッカレスCCDカメラ装置。

【請求項4】 前記第1の演算部によるフリッカ周波数の演算を、前記電子シャック用パルスの周波数と、本CCDカメラ装置に入力した交流電圧を分岐した電源の周波数とから演算するようにしたことを特徴とする請求項1又は請求項2記載のフリッカレスCCDカメラ装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、フリッカレスCCDカメラ装置に係り、より詳細には、電子シャッタスピード

2

を可変することにより映像信号出力レベルを一定にする電子アイリス機能を有するCCDカメラにおいて、同カメラを蛍光灯等の間欠照明の下で使用した場合に発生するフリッカの除去に関する。

【0002】

【従来の技術】 電子シャッタスピードを可変することにより映像信号出力レベルを一定にする電子アイリス機能を有するCCDカメラの場合、蛍光灯等の間欠照明の下で使用するとフリッカ（ちらつき）現象が発生することがある。蛍光灯等の間欠照明では多くの場合、電源周波数の2倍で点滅している。そのため、その2倍の周波数と、電子シャッタスピード、即ち電子シャック用パルスの周波数とによるビートが発生し、これがフリッカとなるものである。

【0003】

【発明が解決しようとする課題】 しかし、従来の電子アイリス機能を有するCCDカメラにおいては上記フリッカ対策がなされていないというのが実情であった。本発明は、かかる実情に鑑みてなされたものであり、発生したフリッカ成分をキャンセルするようにしたフリッカレスCCDカメラ装置を提供することを目的とする。

【0004】

【課題を解決するための手段】 本発明は、電子シャッタスピードを可変することにより映像信号出力レベルを一定にする電子アイリス機能を有するCCDカメラ装置において、CCD素子よりの映像信号を増幅する電圧制御型増幅器と、電子シャック用パルスの周波数と蛍光灯用電源の周波数とから、フリッカ周波数を演算する第1の演算部と、前記第1の演算部により演算したフリッカ周波数のフリッカ成分と位相的に逆相となる逆相データ信号のレベルを演算する第2の演算部と、前記第1の演算部と第2の演算部とで演算したデジタルの逆相データ信号をアナログの逆相信号に変換し、前記電圧制御型増幅器に送出するD/A変換部と、前記第1の演算部、第2の演算部及びD/A変換部を制御する制御部とを備え、前記D/A変換部を介した逆相信号で電圧制御型増幅器を制御することにより前記映像信号に含まれるフリッカ成分をキャンセルするようにしたフリッカレスCCDカメラ装置を提供するものである。

【0005】

【作用】 電子シャック用パルスの周波数と、蛍光灯等の間欠照明の電源周波数とからフリッカ周波数を算出する（第1の演算部）。同算出したフリッカ周波数を基に、フリッカ成分と位相的に逆相のデータ信号のレベルを演算し（第2の演算部）、同演算によるデジタルデータをアナログの逆相信号に変換する（D/A変換部）。一方、電圧制御型増幅器にはフリッカ成分が含まれた映像信号が入力する。この電圧制御型増幅器を前記アナログの逆相信号で制御することにより、入力映像信号中に含まれるフリッカ成分がキャンセルされる。

【0006】

【実施例】以下、図面に基づいて本発明によるフリッカレスCCDカメラ装置を説明する。図1は本発明によるフリッカレスCCDカメラ装置の一実施例を示す要部ブロック図、図2は同・他の実施例を示す要部ブロック図である。図1において、1はCCD素子（固体撮像素子）、2はCCD素子1よりの映像信号について所要の処理をなす映像信号処理部、3は利得を電圧制御できる電圧制御型増幅器、4は信号処理部2よりの映像信号を検波する検波部、5は基準電圧発生部、6は検波部4で検波した映像レベルと、基準電圧発生部5よりの基準電圧とを比較する比較部、7は比較部6による比較結果に基づき、CCD素子1より出力される映像レベルを一定にするように発生パルス周波数が変化する電子シャッターパルス発生部、8は電子シャッターパルス発生部7で発生したパルスS1の周波数と、蛍光灯等の間欠照明の電源に係る電源信号S2の周波数とからフリッカ周波数を演算する第1の演算部、9は第1の演算部8の演算結果に基づき、フリッカ成分と逆相の位相関係になる逆相データ信号を演算する第2の演算部、10は第1の演算部8及び第2の演算部9等を制御する制御部、11は制御部10を介した第2の演算部9よりの逆相データ信号をディジタルからアナログの逆相信号に変換し、電圧制御型増幅器3に送出するD/A変換部である。

【0007】次に、本発明の動作につき図1から説明する。図1は、電子シャッタースピードを可変することで映像出力レベルを一定にする（電子アイリス機能）ものであり、そのため、検波部4で映像信号処理部2よりの映像信号を検波して得た映像レベルを、基準電圧発生部5の基準電圧と比較し（比較部6）、同比較結果に基づき電子シャッターパルス発生部7による発生パルスS1の周波数が制御され、CCD素子1よりの映像出力レベルを一定にする。前記の電子シャッタースピードはこの電子シャッターパルスS1の周波数により定まる。同電子シャッターパルスS1を分岐し、制御部10を介して第1の演算部8へ送る。

【0008】一方、カメラが撮影する被写体を照明する蛍光灯照明、又はこれに類する間欠照明の交流電源を表す電源信号S2を制御部10を介して第1の演算部8へ送る。第1の演算部8は電子シャッターパルスS1の周波数と、電源信号S2の周波数とからフリッカ現象の根源であるフリッカ成分の周波数を演算する。このフリッカ現象は、電子シャッターパルス周波数と電源周波数とのビートに起因するものであるが、蛍光灯照明では多くの場合、電源周波数の2倍で動作しているためフリッカ現象はこの2倍の電源周波数と電子シャッターパルス周波数とのビートを意味することになる。従って、第1の演算部8で演算するフリッカ周波数は電源周波数の2倍の周波数に基づき演算する。このように、第1の演算部8の演算法は照明の動作に応じて予め定めておく。

【0009】第1の演算部8で演算されたフリッカ周波数に基づき、第2の演算部9では周波数が同フリッカ周波数であって、位相がフリッカ成分と逆相の関係となる信号（逆相データ信号）S3のレベルを演算により求める。映像信号処理過程での映像信号及びフリッカ成分の位相関係とレベル関係とは回路設計段階で明らかであり、従ってフリッカ成分と逆相となる信号の位相関係及び必要レベルも予め明らかである。第1の演算部8及び第2の演算部9により演算された逆相データ信号S3をD/A変換部11でアナログの逆相信号S4に変換し、電圧制御型増幅器3へ送る。同電圧制御型増幅器3はこの逆相信号S4で利得制御される。従って、電圧制御型増幅器3に入力する映像信号に含まれるフリッカ成分と逆相の関係にある逆相信号S4により同フリッカ成分がキャンセルされることとなり、映像出力S5にはフリッカ成分が除去されている。

【0010】次に図2につき説明する。図2において図1と同等のものは同一符号を付してある。図2は、電圧制御型増幅器3でフリッカ成分をキャンセルするという点で図1と共通である。図1と相違する点は、第2の演算部12が第1の演算部8で演算されたフリッカ周波数に基づき演算するキャンセル用の信号をフリッカ成分と同相としている点である。そのため、D/A変換部11で変換後のアナログ信号を位相反転するための位相反転回路13を設け、図1と同様の逆相信号S1を得ている。

【0011】

【発明の効果】以上説明したように本発明によれば、電子シャッタースピードを可変することにより映像信号出力レベルを一定にする電子アイリス機能を有するCCDカメラにおいて、蛍光灯等の間欠照明の下で使用した場合にその蛍光灯等の電源周波数と、電子シャッター用パルス周波数とのビートにより発生するフリッカ成分をキャンセルして除去することができる。従って、カメラを蛍光灯等の間欠照明の下で使用してもフリッカ現象のない安定した映像を得ることができ、CCDカメラの性能向上を図ることができる。

【図面の簡単な説明】

【図1】本発明によるフリッカレスCCDカメラ装置の一実施例を示す要部ブロック図である。

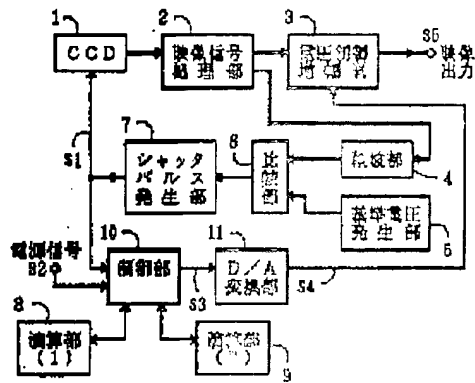
【図2】本発明によるフリッカレスCCDカメラ装置の他の実施例を示す要部ブロック図である。

【符号の説明】

- 1 CCD素子（固体撮像素子）
- 2 映像信号処理部
- 3 電圧制御型増幅器
- 4 検波部
- 5 基準電圧発生部
- 6 比較部
- 7 電子シャッターパルス発生部
- 8 第1の演算部

- 9 第2の演算部
10 制御部
11 D/A変換部

【図1】



【図2】

